



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0018659
(43) 공개일자 2018년02월21일

(51) 국제특허분류(Int. Cl.)
H01L 27/15 (2006.01) H01L 33/00 (2010.01)
H01L 33/42 (2010.01)
(52) CPC특허분류
H01L 27/156 (2013.01)
H01L 33/007 (2013.01)
(21) 출원번호 10-2018-7000502
(22) 출원일자(국제) 2016년06월08일
심사청구일자 없음
(85) 번역문제출일자 2018년01월05일
(86) 국제출원번호 PCT/US2016/036359
(87) 국제공개번호 WO 2016/200882
국제공개일자 2016년12월15일
(30) 우선권주장
62/172,393 2015년06월08일 미국(US)

(71) 출원인
코닝 인코포레이티드
미국 뉴욕 (우편번호 14831) 코닝 원 리버프론트
플라자
(72) 발명자
오슬리 티모시 제임스
미국 캘리포니아 95118 산 호세 보르돌레 드라이브
1492
(74) 대리인
리엔목특허법인

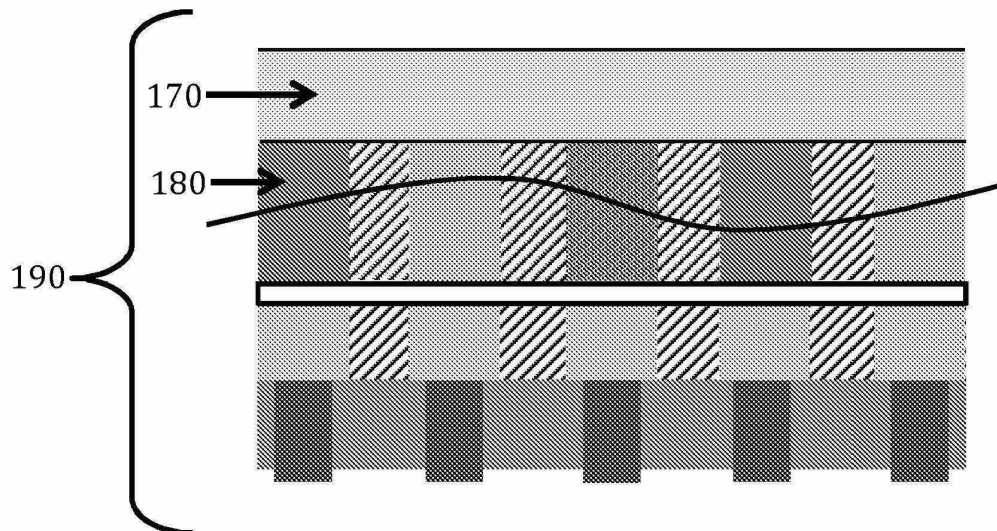
전체 청구항 수 : 총 23 항

(54) 발명의 명칭 전달이 없는 마이크로엘이디 디스플레이

(57) 요약

발광 다이오드-기반 디스플레이 및 그러한 디스플레이의 제조 방법이 여기에 설명된다. 특히, 여기에 설명된 소자들은 마이크로-LED(190) 직접 방사 기술 및 LED 웨이퍼들 위에 직접 그러한 소자들을 제조하는 방법을 포함한다. 개선된 상기 소자는 실리콘 기판(120) 상에 GaN층(110')을 통합하여 소자 구조물을 만듦으로써, 실리콘을 통한 배면 콘택과 개별 μ LED 제어를 가능하게 하면서도 μ LED를 다른 기판으로 전달해야 하거나 사파이어를 사용하는 것을 피한다.

대표도 - 도1g



(52) CPC특허분류

H01L 33/0079 (2013.01)

H01L 33/382 (2013.01)

H01L 33/42 (2013.01)

H01L 33/504 (2013.01)

명세서

청구범위

청구항 1

내부에 도전체 물질을 갖는 비아를 적어도 하나 포함하는 실리콘 기판;
적어도 하나의 독립적인 GaN 요소 및 상기 실리콘 기판 상의 보이드 공간을 포함하는 구조화된 GaN 층;
상기 GaN 층 및 선택적인 평탄화층 위의 투명 도전체;
상기 투명 도전체 상에 우물을 형성하는 적어도 하나의 벽체 요소;
상기 우물 내에 위치하는 양자점 물질; 및
상기 벽체 요소 및 우물 위의 투명 기판;
을 포함하고, 상기 GaN 층 또는 선택적인 버퍼층이 상기 비아를 통하여 상기 도전체 물질에 노출되는 소자.

청구항 2

제 1 항에 있어서,
상기 구조화된 GaN 층은 상기 실리콘 기판에 인접하고, 상기 실리콘 층으로부터의 거리의 함수로서 조성이 변화하는 것을 특징으로 하는 소자.

청구항 3

제 2 항에 있어서,
상기 구조화된 GaN 층은 상기 실리콘 층에 가장 가까운 면 상에서 n-형을 갖고 상기 실리콘 층에서 먼 쪽의 면 상에서 p-형을 갖는 것을 특징으로 하는 소자.

청구항 4

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,
상기 구조화된 GaN 층은 산소, 실리콘, 마그네슘, 알루미늄 또는 인듐으로 도핑된 것을 특징으로 하는 소자.

청구항 5

제 1 항 내지 제 4 항 중의 어느 한 항에 있어서,
상기 구조화된 GaN 층은 약 1 μm 내지 약 100 μm 의 두께를 갖는 것을 특징으로 하는 소자.

청구항 6

제 1 항 내지 제 5 항 중의 어느 한 항에 있어서,
상기 소자는 상기 실리콘 기판 상에 평탄화층을 더 포함하는 것을 특징으로 하는 소자.

청구항 7

제 6 항에 있어서,
상기 평탄화층은 나노- 또는 마이크로 입자들을 선택적으로 포함하는 광중합성 유기 또는 무기 폴리머를 포함하는 것을 특징으로 하는 소자.

청구항 8

제 1 항 내지 제 7 항 중의 어느 한 항에 있어서,

상기 소자는 버퍼층을 더 포함하는 것을 특징으로 하는 소자.

청구항 9

제 1 항 내지 제 8 항 중의 어느 한 항에 있어서,

상기 소자는 상기 실리콘 기판과 상기 GaN 층 사이에 버퍼층을 더 포함하는 것을 특징으로 하는 소자.

청구항 10

제 8 항 또는 제 9 항에 있어서,

상기 버퍼층은 InGaN, AlGaN, Gd_2O_3 , Ga_2O_3 , AlN 또는 Si_3N_4 를 포함하는 것을 특징으로 하는 소자.

청구항 11

제 1 항 내지 제 10 항 중의 어느 한 항에 있어서,

상기 양자점 물질은 CdSe, CdS, ZnS, CdS_xSe_{1-x}/ZnS , InP/ZnS, 또는 PbS의 코어-타입, 코어-셸, 또는 합금 양자점들을 포함하는 것을 특징으로 하는 소자.

청구항 12

제 1 항 내지 제 11 항 중의 어느 한 항에 있어서,

상기 벽체 요소가 나노- 또는 마이크로 입자들을 선택적으로 포함하는 광중합성 유기 또는 무기 폴리머를 포함하는 것을 특징으로 하는 소자.

청구항 13

제 1 항 내지 제 12 항 중의 어느 한 항에 있어서,

상기 투명 기판은 유리, 유리 세라믹, 폴리머, 또는 결정질 물질을 포함하는 것을 특징으로 하는 소자.

청구항 14

제 1 항 내지 제 13 항 중의 어느 한 항에 있어서,

상기 소자가 상기 적어도 하나의 독립적인 GaN 요소 및 상기 실리콘 기판 상의 상기 보이드 공간을 매립하는 필링을 더 포함하는 것을 특징으로 하는 소자.

청구항 15

제 1 항 내지 제 14 항 중의 어느 한 항에 있어서,

상기 실리콘 기판이 선택적으로 10^{13} 내지 10^{16} 원자/cm³의 붕소, 인, 비소, 산소, 또는 안티몬으로 치환된 단결정질 또는 다결정질 실리콘을 포함하는 것을 특징으로 하는 소자.

청구항 16

제 1 항 내지 제 15 항 중의 어느 한 항에 있어서,

상기 비아들은 평면 치수에 있어서 이들의 최단 방향으로 약 1 μm 내지 약 50 μm 인 것을 특징으로 하는 소자.

청구항 17

제 1 항 내지 제 16 항 중의 어느 한 항에 있어서,

상기 비아가 도전체 물질을 포함하는 것을 특징으로 하는 소자.

청구항 18

제 17 항에 있어서,

상기 도전체 물질이 금, 알루미늄, 은, 구리, 또는 백금을 포함하는 것을 특징으로 하는 소자.

청구항 19

제 1 항 내지 제 18 항 중의 어느 한 항에 있어서,

상기 소자가 마이크로-발광 다이오드를 포함하는 것을 특징으로 하는 소자.

청구항 20

제 1 항 내지 제 19 항 중의 어느 한 항에 따른 소자의 제조 방법으로서,

- a. GaN 층으로 피복되고 선택적으로 버퍼층으로 피복된 실리콘 기판으로부터, 적어도 하나의 독립적인 GaN 요소 및 상기 실리콘 기판 상의 보이드 공간을 포함하는 구조화된 GaN 층을 생성하기 위하여 상기 GaN 층의 적어도 일부를 제거하는 단계;
 - b. 상기 GaN 또는 선택적인 버퍼층을 노출시키는 비아를 형성하기 위하여 상기 적어도 하나의 독립적인 GaN 요소 하부의 상기 실리콘 기판의 적어도 일부를 제거하는 단계;
 - c. 상기 비아 내에 도전체 물질을 삽입하는 단계;
 - d. 상기 GaN 층 위에 투명 도전체를 형성하는 단계;
 - f. 적어도 하나의 우물을 생성하기 위하여 상기 투명 도전체 상에 적어도 하나의 벽체 요소를 형성하는 단계;
 - g. 상기 우물 내에 양자점 물질을 배치하는 단계; 및
 - h. 상기 벽체 요소 및 우물 상에 투명 기판을 배치하거나 형성하는 단계;
- 를 포함하는 제조 방법.

청구항 21

제 20 항에 있어서,

상기 실리콘 기판 상의 상기 보이드 공간 내에 평탄화층을 선택적으로 삽입하는 단계를 더 포함하는 것을 특징으로 하는 제조 방법.

청구항 22

제 20 항 또는 제 21 항에 있어서,

상기 버퍼층이 분자빔 에피택시 또는 화학 기상 증착에 의하여 형성되는 것을 특징으로 하는 제조 방법.

청구항 23

제 20 항 내지 제 22 항 중의 어느 한 항에 있어서,

상기 GaN 층의 적어도 일부를 제거하는 단계가 실리콘 테트라클로라이드, 염기류, 산류, 퍼옥사이드류, 또는 레이저-어시스트 식각을 통하여 상기 GaN을 식각하는 단계를 포함하는 것을 특징으로 하는 제조 방법.

발명의 설명

기술 분야

[0001] 본 출원은 2015년 6월 8일 출원된 미국 가출원 제62/172,393호의 35 U.S.C. 119 하의 우선권의 이익을 주장하며, 그 내용은 보증되고 그 전문이 참조에 의해 본 명세서에 결합된다.

[0002] 발광 다이오드-기반의 디스플레이류 및 그러한 디스플레이들의 방법들이 여기에 설명된다. 특히, 여기에 설명된 소자들은 마이크로 LED 다이렉트 방출 기술들 및 LED 웨이퍼들의 직접 위에 그러한 소자들을 제조하는 방법들을 포함한다.

배경 기술

- [0003] 발광 다이오드류(light emitting diodes, "LEDs")는 다이오드의 리드들을 가로질러 적절한 기전력의 전압이 인가되었을 때 발광하는 반도체 광원들이다. 일반적으로 말하자면, LED는 p-n 접합을 생성하는 불순물들로 도핑된 반도체 물질의 칩을 포함한다. 다른 다이오드들에 있어서와 같이, p-측, 즉 애노드로부터 n-측, 즉 캐소드로는 전류가 용이하게 흐르지만, 그의 반대 방향으로 그렇지 않다. 전하-캐리어들(전자 및 정공)은 상이한 전위를 갖는 전극들로부터 접합 내로 흐른다. 전자가 정공을 만나면 이들은 발광성 재결합을 통해 결합하며 전계 발광(electroluminescence)으로 불리는 과정에 의해 광자의 형태로 에너지를 방출한다.
- [0004] 방출되는 광의 파장은, 따라서 광의 색채는 상기 p-n 접합을 형성하는 물질들의 밴드갭 에너지에 의존한다. 실리콘 또는 저머늄 다이오드들에 있어서, 전자와 정공은 대개 광학적 방출을 생성하지 않는 비발광성 천이에 의하여 재결합되는데, 이는 이들이 간접 천이형 밴드갭(indirect bandgap) 물질들이기 때문이다. LED용으로 사용되는 물질들은 근적외선, 가시광선 또는 근자외선 광에 대응되는 에너지를 갖는 직접 천이형 밴드갭을 갖는다.
- [0005] LED들은 백열 광원에 비하여 더 낮은 에너지 소비, 더 긴 수명, 개선된 물리적 강건성, 더 작은 크기, 및 더 빠른 스위칭과 같은 많은 장점들을 갖는다. 발광 다이오드들은 다양한 조명 응용 분야에 적용되어 사용되고 있다. 그러나, LED의 디자인 및 기능성 측면에서 계속하여 개선될 필요가 있다. 예를 들면, 실내 조명용으로 충분히 강력한 LED들은 아직 비교적 비싸며, 동등한 출력의 컴팩트한 형광 램프 광원에 비하여 더욱 정교한 전류 및 열 관리가 요구된다. 그를 위하여, LED 기술은 수많은 다른 방식으로 계속하여 확장되어 왔다. 더 작은 크기의 LED에 있어서 성능에 대한 요구가 증가함에 따라, 효율, 동작 속도, 스펙트럼 제어, 및 확장성(scalability)에 있어서 계속하여 개선될 필요가 있을 것이다. 크기의 축소와 함께, 특히 소자 분리 및 광역 평탄화와 관련한 제조상의 문제점들도 계속하여 더 커지고 있다.

발명의 내용

해결하려는 과제

- [0006] 여기에 설명된 태양들은 신규한 μ LED 소자 구조들 및 소스 웨이퍼로부터 mLED들을 전사할 필요가 없는 초-고선명도의 구조물들을 제조하기 위한 방법들을 제공함으로써 설명된 문제점들의 일부를 해결하고자 한다.

과제의 해결 수단

- [0007] 제 1 태양은 내부에 도전체 물질을 갖는 비아를 적어도 하나 포함하는 실리콘 기판; 적어도 하나의 독립적인 GaN 요소 및 상기 실리콘 기판 상의 보이드 공간을 포함하는 구조화된 GaN 층; 상기 실리콘 기판과 상기 GaN 층 사이의 선택적인 버퍼층; 상기 적어도 하나의 독립적인 GaN 요소 사이의 보이드 공간을 매립하고 상기 실리콘 기판 또는 선택적인 버퍼층 상의 선택적인 평탄화층; 상기 GaN 층 및 선택적인 평탄화층 위의 투명 도전체; 상기 투명 도전체 상에 우물을 형성하는 적어도 하나의 벽체 요소; 상기 우물 내에 위치하는 양자점 물질; 및 상기 벽체 요소 및 우물 위의 투명 기판;을 포함하고, 상기 GaN 층 또는 선택적인 버퍼층이 상기 비아를 통하여 상기 도전체 물질에 노출되는 소자를 포함한다.
- [0008] 제 2 태양은 a. GaN 층으로 피복되고 선택적으로 버퍼층으로 피복된 실리콘 기판으로부터 시작하여, 적어도 하나의 독립적인 GaN 요소 및 상기 실리콘 기판 상의 보이드 공간을 포함하는 구조화된 GaN 층을 생성하기 위하여 상기 GaN의 적어도 일부를 제거하는 단계; b. 상기 GaN 또는 선택적인 버퍼층을 노출시키는 비아를 형성하기 위하여 상기 적어도 하나의 독립적인 GaN 요소 하부의 실리콘 기판의 적어도 일부를 제거하는 단계; c. 상기 비아 내에 도전체 물질을 삽입하는 단계; d. 선택적으로 상기 실리콘 기판 상의 상기 보이드 공간 내에 평탄화 물질을 삽입하는 단계; e. 상기 GaN 층 및 선택적인 상기 평탄화층 위에 투명 도전체를 형성하는 단계; f. 적어도 하나의 우물을 생성하기 위하여 상기 투명 도전체 상에 적어도 하나의 벽체 요소를 형성하는 단계; g. 상기 우물 내에 양자점 물질을 배치하는 단계; 및 h. 상기 벽체 요소 및 우물 상에 투명 기판을 배치하거나 형성하는 단계;를 포함하는 청구항 1의 소자의 제조 방법을 포함한다.
- [0009] 추가적인 특징들과 장점들은 아래의 상세한 설명에서 설명될 것이며, 부분적으로는 상세한 설명으로부터 통상의 기술자에게 즉시 명백할 것이고, 또는 첨부 도면들과 기재된 설명 및 그의 청구항들에 설명된 실시예들을 실시함으로써 인식될 것이다.
- [0010] 전술한 일반적인 설명 및 다음의 상세한 설명은 모두 단지 예시적인 것이며, 이해를 위한 개요 또는 골자를 제

공할 의도임이 이해되어야 한다.

도면의 간단한 설명

[0011] 첨부 도면들은 심화된 이해를 제공하기 위하여 포함되며 본 명세서에 포함되어 본 명세서의 일부를 구성한다.

도 1a 내지 도 1g는 내장된 μ LED들을 형성하기 위해 구체화된 공정을 도시하여 나타낸다. 도 1a는 GaN-온-Si (GaN-on-Si) 웨이퍼(100)를 생성하도록 선택적인 버퍼층(115)을 갖는 실리콘 기판(120) 상의 GaN 층(110)을 단면으로 나타낸다. 영역들(110A, 110B)은 여기에서 논의되는 바와 같이 상기 GaN의 선택적인 p-형 및 n-형 영역들이다. 도 1b는 GaN(110')의 격리부들을 생성하도록 GaN(110)이 선택적으로 식각된 GaN-온-Si 웨이퍼(100)의 단면을 도시하여 나타낸다. 도 1c에 나타난 단계에서 상기 GaN(110')의 하부측에 접근하는 것을 허용하는 비아(125)를 생성하기 위하여 상기 실리콘(120)은 잔여 GaN(110') 영역의 하부에서 식각된다. 그런 다음, 도 1d에 도시된 바와 같이 이들 비아(125)들은 도전성 물질(130)로 배선된다. 도 1e에서 각 GaN(110') 영역들의 주위에 평탄화층(140)이 추가되고, 그 후 소자의 상부 전체를 따라 투명 도전체(150)가 코팅된다. 도 1f는 상기 투명 도전체 상에 벽체 요소(wall element)(160)가 생성되는 것을 도시한다. 요소(165)는 상기 벽체 요소가 도시된 다른 구성부들에 비하여 훨씬 더 긴 수직 치수를 가질 수 있음을 나타낸다. 마지막으로 도 1g는 벽체 요소들(160)에 의하여 형성된 보이드들 내에 적색, 녹색 및 청색 또는 청색 산란 양자점 우물들(180)을 형성하고, 그런 다음 μ LED 디스플레이(190)를 생성하기 위하여 상기 벽체 요소들(160) 및 QD 우물들(180) 위에 봉지층(170)을 형성하는 것을 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0012] 본 물질, 물품, 및/또는 방법들이 개시되거나 설명되기에 앞서, 이하에서 설명되는 태양들은 특정한 화합물, 합성 방법들, 또는 용도들에 한정되지 않으며 당연히 이들은 변경될 수 있음이 이해되어야 한다.

[0013] 본 명세서에서, 그리고 그를 뒤따르는 청구범위에서, 정의되어야 할 많은 용어들은 다음의 의미들을 갖는 것으로 참조될 것이다:

[0014] 본 명세서를 통하여, 문맥상 달리 요구되지 않는다면, "포함한다"는 용어, 또는 "포함하는"이나 "포함시킨다"와 같은 변형어들은 언급된 완성품이나 단계, 또는 그러한 완성품이나 단계의 그룹을 포함하는 것을 내포하지만 그렇다고 하여 임의의 다른 완성품이나 단계, 또는 그러한 다른 완성품이나 단계의 그룹을 배제하는 것은 아님이 이해되어야 한다. 포함한다 또는 그의 변형어들이 사용된 곳은 "필수적으로 포함하여 구성된다" 또는 "구성된다"의 용어로 대체될 수 있다.

[0015] 본 명세서와 첨부된 청구항에서 사용될 때, 문맥상 명백히 그 반대임을 언급하지 않는 한 "하나의" 및 "상기"의 단수 형태들은 복수의 지시 대상을 포함한다. 따라서, 예를 들면, "하나의 양자점"의 언급은 그러한 양자점들이 둘 이상 혼합된 것 등을 포함한다.

[0016] "선택적인"(optional) 또는 "선택적으로"(optionally)는 후속하여 설명되는 이벤트나 상황이 일어날 수도 있고 일어나지 않을 수도 있음을 의미하며, 상세한 설명이 상기 이벤트나 상황이 일어나는 경우들과 그러한 것들이 일어나지 않는 경우들을 포함한다는 것을 의미한다.

[0017] 범위들은 여기서 "대략" 하나의 특정 값으로부터 및/또는 "대략" 다른 특정 값까지로서 표현될 수 있다. 그러한 범위가 표현될 때, 다른 태양은 그 하나의 특정 값으로부터 및/또는 그 다른 특정 값까지를 포함한다. 유사하게, 값들이 "약"과 같은 선행어를 사용하여 근사값들로서 표현되면, 특정 값은 다른 태양을 구성하는 것임이 이해되어야 한다. 또한 각 범위들의 한계점들은 다른 한계점에 대한 관계에 있어서 뿐만 아니라 다른 한계점에 대한 관계와 독립적으로도 의의가 있음을 이해하여야 한다.

[0018] μ LED 소자들 및 디스플레이들

[0019] 태양들은 GaN-온-실리콘 구조물 상의 신규한 μ LED 소자들과 그러한 소자들의 제조 방법들을 포함한다. 여기에 구체화된 상기 μ LED 소자들은 실리콘 구조물이 소자 내에 통합되어 유지되는 점과 상기 μ LED 소자들의 절연 기능 및/또는 지지 기능을 모두 제공하면서 동시에 상기 기판 위에 mLED의 매우 높은 선명성의 표면을 제공할 수 있는 점에서 독특하다. 단일 디스플레이를 제조하기 위하여 그렇게 대량의 LED 물질을 사용하는 것이 경제적으로 실행 가능하지 않을 것이기 때문에 일부 전통적인 디스플레이 응용들에서는 여기에 설명된 설계들이 수용 불가능할 것이다. 그러나 가상현실 응용에서 매력적일 수 있는 것들에서와 같이 눈에 근접한(near-eye) 디스플레이의 경우에는 인간의 눈이 분해하기 위하여 필요한 배율 때문에 엄청난 밀도의 LED 물질이 디스플레이가

그처럼 눈에 가까울 때 필요한 고해상도를 제공한다.

- [0020] 도 1g에 예시된 일 실시예에 있어서, μ LED는 내부에 도전체 물질들(130)을 갖는 비아(125)들을 포함하는 실리콘 기판(120), 상기 실리콘 기판 상의 구조화된 GaN 층, 상기 GaN 층 상의 투명 도전체, 상기 투명 도전체 상에서 우물들을 형성하는 벽체 요소들, 상기 우물들 내의 양자점들, 및 상기 벽체 요소들 및 우물들의 상부 위의 투명 기판을 포함한다.
- [0021] 상기 실리콘 기판(120)은 실리콘 웨이퍼와 같은 단결정 또는 다결정질 실리콘을 포함하며, GaN(110)과 또는 선택적인 버퍼층에 적합한 임의의 배향 또는 결정 구조를 가질 수 있다. 예를 들면, 상기 실리콘 기판(120)은 (100), (110), 또는 (111) 방향, 또는 (다결정질 실리콘의 경우에는) 방향들의 조합을 가질 수 있다. 일부 실시예들에 있어서, 상기 실리콘 기판(120)은 소량의 도펀트로 도핑될 수 있다. 상기 도펀트는 LED 소자(190)에 적합한 임의의 원소를 임의의 함량으로 포함할 수 있지만 특히 약 10^{13} 내지 약 10^{16} 원자/cm³의 함량을 갖는 붕소, 인, 비소, 산소, 또는 안티몬을 포함할 수 있다.
- [0022] 상기 실리콘 내의 상기 비아들(125)은 상기 소자(190)가 적절하게 동작하는 것을 허용하는 임의의 크기 또는 모양을 가질 수 있다. 도 1c에 도시된 바와 같이, 상기 소자(190)의 설계에 근거하여, 상기 비아들(125)은 대체로 상기 실리콘 기판(120)이 상기 GaN 물질(110)을 적절하게 지지하고 상기 도전체 물질들의 콘택이 상기 GaN 층(110)의 외부로 나가는 것을 허용하지 않도록 하는 크기이다. 이렇게 하는 것이 쇼트가 발생할 가능성을 최소화하고 도전체 물질의 사용을 최적화하기 때문이다. 일부 실시예들에 있어서, 상기 비아들은 상기 GaN 마이크로 LED의 면적(footprint)보다 단지 약간 더 작으며 광 추출을 위하여 최적화될 수 있다. 그러나, 선택적인 상기 평탄화층이 존재하고 이것이 절연체로서 작용할 수 있는 경우, 상기 비아(125)의 크기는 일부 영역들이나 치수들에서 상기 GaN(110)의 크기를 초과할 수 있다. 일부 실시예들에 있어서, 기판(120) 사용을 최적화하기 위하여, 상기 비아는 평면상의(in-plane) (즉, 두께가 아닌) 치수에 있어서 이들의 최단 방향으로 약 1 μ m 내지 약 50 μ m일 수 있다.
- [0023] 상기 비아는, 일단 형성되면, 도전체 물질(130)로 매립된다. 상기 도전체 물질(130)은 금속 또는 금속 산화물일 수 있으며, 특히 금속의 경우에는 반사체로서 작용하여 상기 소자(190)로부터의 광출력을 향상시킬 수 있다. 상기 도전체 물질(130)로서 사용될 수 있는 금속류 및 금속 산화물류는 Al, Au, Cu, Ag, Pt 등을 포함할 수 있다. 일부 실시예들에 있어서, 구리 페이스트와 같은 다른 도전체로 상기 비아를 매립하기 전에 상기 GaN의 하부면 상에 거울층이 코팅될 수 있다. 부분적으로 이것은 실리콘의 흡광성 때문이다. 실리콘 자체가 매우 흡광성이어서 GaN-온-Si에 기초하여 LED들을 제조하는 제조자들은 상기 GaN을 최초의 웨이퍼에서 분리하고 GaN의 상부에 거울층을 형성하고 다른 웨이퍼를 접합한다.
- [0024] 일부 실시예들에 있어서, 상기 실리콘과 GaN층 사이에 선택적인 버퍼층(115)이 존재한다. GaN(110)과 실리콘(120) 사이의 격자 차이로 인하여 실리콘 상에 GaN을 성장시키는 것은 어려울 수 있다. 상기 버퍼층(115)은 GaN(110)과 실리콘(120) 사이의 격자 부정합을 최소화함으로써 상기 격자 차이를 매개시키는(bridge) 물질을 포함한다. 상기 매개는 실리콘을 마주보는 면으로부터 GaN을 마주보는 면까지 전이할 때 구조적으로 또는 조성적으로 변화하거나 변동되는 구조를 갖는, 결정질 또는 비결정질의 구조를 갖는 물질을 사용함으로써 이루어질 수 있다. 가능한 버퍼층(115)은, 예를 들면, InGaN, AlGaN, Gd₂O₃, Ga₂O₃, AlN 및 Si₃N₄를 포함한다. 상기 버퍼층(115)은, 존재한다면, 상기 비아를 형성할 때 식각되어 제거될 수 있으며, 만일 도전성이라면 존속될 수도 있다. 도 1c는 명확성을 위하여 식각되어 제거된 선택적인 버퍼층(115)을 나타낸다.
- [0025] 상기 GaN 층(110)은 GaN을 포함하며, 알루미늄 또는 인듐과 같은 도펀트들을 더 포함할 수 있다. 사실상 일부 실시예들에 있어서, 상기 GaN 층은 상기 실리콘층 또는 버퍼층으로부터 멀어짐에 따라 조성적으로 변화한다. 일부 실시예들에 있어서, 상기 GaN 층은 상기 실리콘층/버퍼층에 근접 또는 인접하여 n-형이고(도 1a의 영역(110B)), 실리콘 또는 산소로, 또는 n-형으로 만드는 다른 물질로 도핑된 조성을 갖는다. 한편 반대쪽 면 또는 그에 인접한 영역에서 상기 GaN은 p-형이며 Mg 또는 p-형으로 만드는 다른 물질로 도핑된다(도 1a의 영역(110A)). 상기 GaN층은 상기 실리콘으로부터 가장 먼 표면-노출된 표면-으로부터 시작하여 식각되며 그 후 아래로 실리콘층 및 실리콘 면을 향하여 진행된다. 상기 GaN 층(110)은 일반적으로 약 1 μ m 내지 약 100 μ m 수준의 두께를 갖고, 식각된 GaN 요소들(110) 사이에 상호간섭(cross-talk)이나 쇼트가 방지되기에 충분한 간격-일부 실시예들에 있어서, 약 500 nm 내지 약 5 μ m 또는 그 이상-을 가지면서 임의의 합당한 형태로 식각될 수 있다.
- [0026] 선택적인 상기 평탄화층(140)은 상기 GaN의 측면들을 절연하기 위한 절연체로서 작용하며, 일부 실시예들에 있어서, 반사체로서 작용할 수 있다. 상기 평탄화층(140)은 상기 기판 위에 용이하게 코팅될 수 있고 상기 소자

의 동작에 문제를 일으키지 않는 임의의 절연 물질을 포함할 수 있다. 일부 실시예들에 있어서, 상기 평탄화층(140)은 선택적으로 광증합 가능한 유기 또는 무기 폴리머이다. 상기 평탄화층(140)이 반사체로서도 작용하는 실시예들에 있어서, 상기 평탄화층(140)은 광을 반사하거나 산란시키는 나노- 또는 마이크로 입자들과 같은 유기 또는 무기 입자들을 더 포함할 수 있다.

[0027] 상기 투명 도전체(150)는 전기 전도성이면서 광학적으로 투명한 박막이고, 투명 도전성 산화물(예를 들면, ITO, FTO, 도핑된 ZnO), 유기 또는 무기 도전성 폴리머(예를 들면, PEDOT, PEDOT:PSS 등), 도전성 전사 필름, 금속 그리드, 탄소 나노튜브들, 나노와이어들, 또는 그래핀 등을 포함할 수 있다.

[0028] 양자점 요소들(180)은, 여기서 사용될 때, 양자 역학적 성질들을 보이는 나노결정질 반도체 물질들을 포함한다. 여기에 설명된 실시예들에 사용될 수 있는 QD 물질들은 알려진 임의의 QD 물질들을 제한 없이 일반적으로 포함한다. 각 우물에 사용된 QD 요소들(180)의 크기, 조성, 및 양은 통상의 기술자의 능력에 의하여 결정될 수 있으며, 응용을 위하여 변경될 수 있다. 사용될 수 있는 QD들은, 예를 들면, CdSe, CdS, ZnS, CdS_xSe_{1-x}/ZnS, InP/ZnS, PbS 등의 코어-타입, 코어-셸, 또는 합금된 QD들을 포함한다. 상기 QD 요소들(180)은 상기 우물들 내에서 상기 QD들과 함께 있는 폴리머들 또는 다른 캐리어들 또는 서포트 물질들을 더 포함할 수 있다. 응용 분야에 따라, 상기 QD 요소들은 동일하거나 또는 상이한 방출 색상들을 가질 수 있으며, 특정 배열로 그러한 색상들을 방출하도록 구조화되거나 또는 정렬될 수 있다. 도 1g에 도시된 상기 QD 요소들(180)은 상이한 색채들의 반복 패턴을 가질 수 있으며, 다만 여기에 설명된 실시예들에 영향을 미치지 않으면서 상이하게 배열될 수도 있을 것이다.

[0029] 선택적인 평탄화 층과 유사하게, 벽체 요소(wall element)(160)는 QD 물질들을 위한 우물들을 생성하는 역할을 할 뿐만 아니라 상기 우물들을 서로 격리시키는 역할, 그리고 일부 실시예들에 있어서는 반사체로서의 역할도 수행한다. 상기 벽체 요소(160)는 우물 유사 구조물로 발전될 수 있고, 상기 투명 도전체 위에 코팅 가능하고, 상기 소자의 동작에 문제점을 일으키지 않는 임의의 비전도성 물질을 포함할 수 있다. 일부 실시예들에 있어서, 상기 벽체 요소(160)는 선택적으로 광증합 가능한 유기 또는 무기 폴리머이다. 상기 벽체 요소(160)가 반사체 또는 산란체로서도 작용하는 실시예들에 있어서, 상기 벽체 요소(160)는 광을 반사하거나 산란시키는 나노- 또는 마이크로 입자들과 같은 유기 또는 무기 입자들을 더 포함할 수 있다.

[0030] 다시 도 1g를 참조하면, 투명 기판(170)은 상기 QD 요소들을 봉지하는 역할을 하는 투명 유리, 유리 세라믹, 폴리머, 또는 결정질 물질을 포함할 수 있다. 상기 투명 기판(170)은 얇은, 초박형의, 및/또는 300 μm 이하의 두께를 갖는 가요성 유리 기판과 같은 유연성의 물질일 수 있다. 일부 실시예들에 있어서, 상기 투명 기판(170)은 반사 방지성, 지문 방지성, 항균성 등과 같은 필름들을 임의의 수로 더 코팅될 수 있다. 선택적으로, 상기 투명 기판(170)의 한 면 또는 양 면들은 산란 필름들을 통하여 또는 조면화되거나 비평탄 표면을 갖는 기판에 의하여 광을 산란하도록 설계될 수 있다.

[0031] 방법들

[0032] 마이크로 LED 디스플레이들, 마이크로 LED에 이르는 통상적인 경쟁적인 접근 방법들은 소스 웨이퍼로부터 별도의 디스플레이 후판(backplane)으로 전달되는 것이다. μLED들을 형성 기판으로부터 전달하는 것은 상당한 비용이 들 뿐만 아니라 어려운 공정일 수 있다. μLED들을 전달하지 않는 것의 불리한 측면은 형성 기판이 재사용될 수 없다는 것이며, 반면 전달 접근 방법은 하나의 웨이퍼로부터 잠정적으로 다수의 디스플레이들을 허용한다. 그러나, 예를 들면 가상 현실 두부 장착용 디스플레이류와 같은 일부 응용 분야들은 VR용의 극도로 높은 해상도 요구들 때문에 디스플레이당의 전체 웨이퍼의 비용이 중요함을 발견할 수 있다. 본 μLED 설계 및 공정들은 실리콘을 제거하거나 전달할 필요가 없이 웨이퍼의 직접 위에 고해상도의 μLED들이 형성되는 것을 가능하게 한다.

[0033] 실리콘 상에 μLED를 형성하는 데 사용되는 종전의 방법들은 시각에 의하여 실리콘 기판을 제거하는 단계를 수반한다. 제안된 본 발명은 전체 기판을 제거하기보다는 패터닝된 포토레지스트를 통하여 선택적으로 선택한다. 상기 기판의 선택적 제거는 n-GaN 층의 바닥과 접촉하기 위하여 원하는 접근을 제공한다. 이러한 실행은 제안된 본 발명에 중요하다. 왜냐하면 본 발명은 (앞면에 공통의 투명 전극을 갖는) 각 부화소(subpixel)를 뒤편으로부터 처리하기 위하여 스루-실리콘 비아들을 생성하는 것을 필요로 하기 때문이다. LED 형성에 전통적으로 사용되는 사파이어와는 달리, 실리콘은 용이하게 식각될 수 있다.

[0034] 여기에 설명된 공정의 일 태양이 도 1a 내지 도 1g에 도시된다. 도 1a를 참조하면, 실리콘 웨이퍼(120) 위에 선택적인 버퍼층(115)이 성장되거나 형성된다. 상기 버퍼층(115)은 분자빔 에피택시(molecular beam epitaxy,

MBE), 화학 기상 증착(chemical vapor deposition, CVD) 등을 포함하는 알려진 방법들을 통하여 NH_3 및 Al 또는 대안적인 성분들과 같은 알려진 전구체들을 이용하여 형성될 수 있다. 그런 다음 상기 GaN층(110)은 버퍼-코팅된 실리콘 기판(120) 위에 MBE, CVD, 하이드라이드 기상 에피택시, 금속 유기 기상 에피택시, 금속 유기 CVD 등을 포함하는 알려진 수단들을 통하여 원하는 두께까지 코팅된다. 일부 실시예들에 있어서, 상기 GaN 층(110)은 상기 실리콘(120) 또는 선택적인 버퍼층(115)으로부터 멀어질수록 상기 GaN 층이 n-형으로부터 p-형까지 진행되는 방식으로 도핑된다.

[0035] 이제 도 1b를 참조하면, 상기 GaN(110)은, 그리고 선택적으로는 상기 선택적인 버퍼층(115)은 습식 식각 또는 건식 식각과 같은 당 기술 분야에 알려진 식각 기술과 마스크, 그리고 실리콘 테트라클로라이드, 염기류, 산류, 퍼옥사이드류, 및 레이저-어시스트 식각 등과 같은 식각제를 이용하여 식각되어, 기둥들, 육면체들, 원통들, 피라미드들 등과 같은 임의의 원하는 모양의 개별 GaN 요소들을 포함하는 GaN 구조물(110')을 생성할 것이다. 상기 GaN 층은 상기 실리콘으로부터 가장 먼 표면-노출된 GaN 표면-으로부터 시작하여 식각되며 그 후 아래로 실리콘층 및 실리콘 면을 향하여 진행된다.

[0036] 도 1c를 참조하면, 상기 실리콘(120)은, 그리고 선택적으로는 상기 선택적인 버퍼층(115)은 습식 식각 또는 건식 식각과 같이 당 기술 분야에 알려진 식각 기술들과 마스크, 그리고 질산, 불산, 퍼옥사이드류, 염기들, 에틸렌디아민 파이로카테콜, 아민 갈레이트, TMAH, 히드라진 등과 같은 식각제들을 이용하여 식각되어, 비아(125)를 형성할 수 있다. 상기 실리콘(120)은 상기 GaN으로부터 가장 먼 표면-노출된 실리콘 표면-으로부터 시작하여 식각되며 그 후 아래로 GaN 면 및 GaN 구조물(110')을 향하여 진행된다. 상기 비아(125)는 임의의 원하는 모양을 가질 수 있으며, 그들의 상부에 있는 상기 GaN 구조물들(110')의 형태를 모방할 수 있다. 이 단계는 상기 GaN 구조물들(110')의 하부면을 노출시켜 상기 실리콘 기판을 관통하는 회로의 형성을 가능하게 한다.

[0037] 상기 실리콘의 식각에 이어서, 선택적으로 진공 하에서의 기상 증착 공정들, 필름들, 페이스트류, 액체 코팅, 블레이딩(blading), 또는 이들의 조합들 등을 포함하여 도 1d에 도시된 바와 같이 알려진 공정들에 의하여 상기 비아(125) 내에 도전체 물질(130)이 삽입될 수 있다. 예를 들면, 반사성 금속층이 상기 비아를 통하여 상기 GaN 층 위에 퇴적되고 그 후 상기 비아를 매립하고 콘택을 형성하기 위해 사용되는 구리 페이스트가 퇴적될 수 있다. 위에서 언급된 바와 같이, 상기 도전성 물질(130)은 Al, Au, Cu, Ag, Pt 등과 같은 도전성 금속 및 금속 산화물들을 포함할 수 있다.

[0038] 도 1e는 선택적인 평탄화층(140)이 상기 GaN-온-실리콘 기판(100) 상에 코팅되는 단계를 나타낸다. 상기 평탄화층(140)은 투명 도전체(150)를 위한 콘택 접점인 상부 표면을 코팅하지 않으면서 상기 GaN 구조물들(110') 주위의 보이드들을 매립하도록 설계된다. 상기 평탄화층(140)은 기계적 수단들 또는 기상 증착, 화학 반응, 블레이딩 등을 포함하는 화학적 수단들을 통하여 상기 소자 위에 배치될 수 있다.

[0039] 다시 도 1e를 보면, 그 후 투명 도전체(150)가 상기 GaN(110')과 선택적인 평탄화층(140) 위에 배치된다. 투명 도전체에 따라 필름, 액체, 또는 증기로서 퇴적될 수 있으며, 그런 후 정착되거나 가교되도록 허용될 수 있으며, 또는 GaN 및/또는 평탄화층으로 부착 및 정착하기 위하여 다른 화학적 또는 물리적 공정을 거칠 수도 있다. 또한 상기 투명 도전체는 투명 필름 상에서 운반될 수 있다.

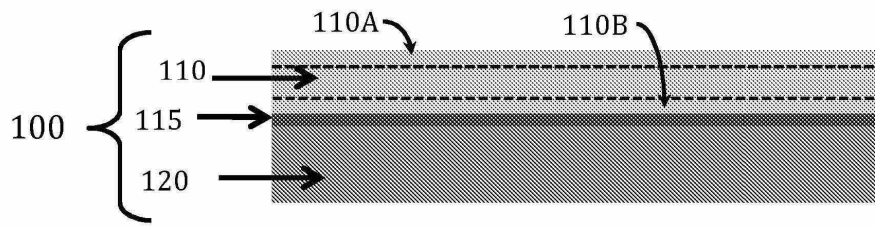
[0040] 투명 도전체(150)의 형성과 함께, 도 1f에 도시된 바와 같은 벽체 요소들(160)이, 우물과 같은 구조물로 발전될 수 있고 상기 투명 도전체 상에 코팅 가능하며 상기 소자(190)의 동작에 문제점을 일으키지 않을 임의의 비전도성 물질로부터 투명 도전체 상에 형성될 수 있다. 일부 실시예들에 있어서, 상기 벽체 요소(160)는 중합, 리소그래피 등을 통하여 형성된다.

[0041] 도 1g를 참조하면, 일단 상기 벽체 요소들(160)이 형성되면, 우물들 내에 물질들이 배치되고, 이어서 상기 우물들과 벽체 요소들(160)은 투명 기판(170) 하에서 봉지된다. 결과적인 상기 소자(190)은 형성 기판을 사용하고 형성 기판이 통합된 μLED 이며, 마이크로-규모의 성형 기술들 및 LED 기술들을 모두 사용할 뿐만 아니라 QD들의 성질들도 사용한다.

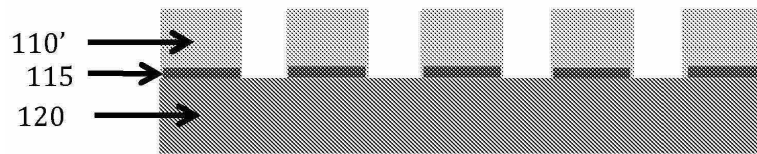
[0042] 여기의 실시예들은 특정 태양들 및 특징들을 참조하여 설명되었지만, 이들 실시예들은 단지 원하는 원리들 및 응용들의 예시일 뿐임이 이해되어야 한다. 따라서, 첨부된 청구항의 범위와 정신을 벗어나지 않으면서 수많은 변형이 예시된 실시예들에 가해질 수 있으며 다른 배열들이 창안될 수 있음이 이해되어야 한다.

도면

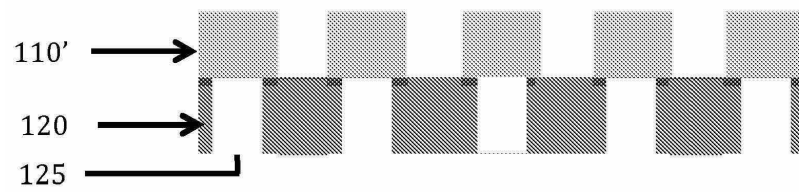
도면1a



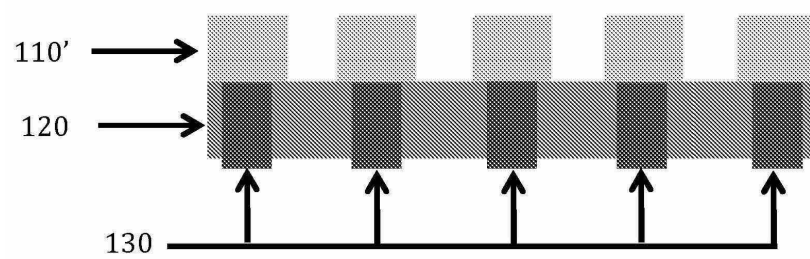
도면1b



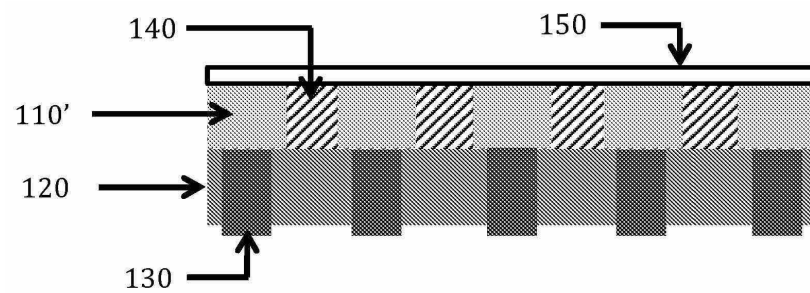
도면1c



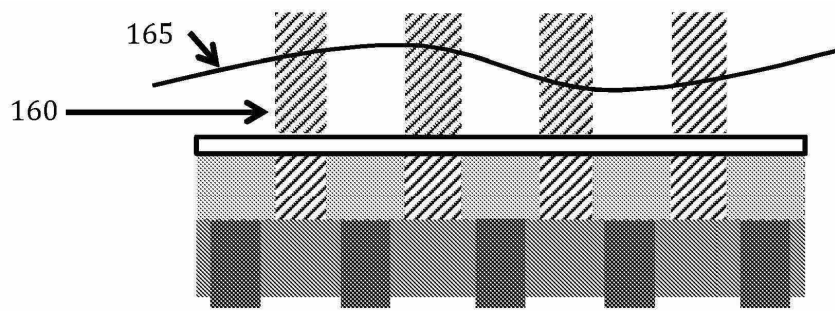
도면1d



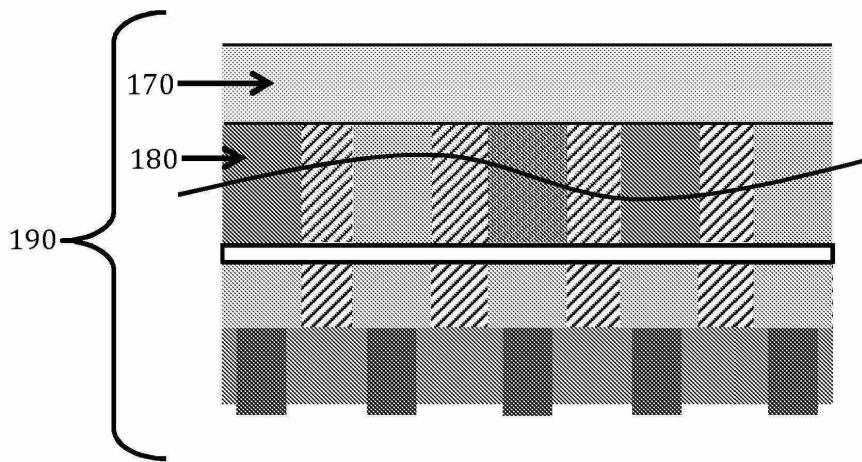
도면1e



도면1f



도면1g



专利名称(译)	微型LED显示屏无需传输		
公开(公告)号	KR1020180018659A	公开(公告)日	2018-02-21
申请号	KR1020187000502	申请日	2016-06-08
[标]申请(专利权)人(译)	康宁股份有限公司		
申请(专利权)人(译)	康宁公司		
[标]发明人	ORSLEY TIMOTHY JAMES 오슬리티모시제임스		
发明人	오슬리티모시제임스		
IPC分类号	H01L27/15 H01L33/00 H01L33/42		
CPC分类号	H01L27/156 H01L33/007 H01L33/0079 H01L33/382 H01L33/42 H01L33/504 H01L33/0093		
优先权	62/172393 2015-06-08 US		
外部链接	Espacenet		

摘要(译)

这里描述了基于发光二极管的显示器和制造这种显示器的方法。特别地，本文描述的装置包括微LED 190直接辐射技术和用于直接在LED晶片上制造这种装置的方法。改进的器件在硅衬底120上集成GaN层110；以产生器件结构，该器件结构允许通过硅的背面接触和单独的μLED控制，同时将μLED传递到另一个衬底，避免使用。

